



美莱科

MRK_CORE_RK3568 硬件规格书

2023 年 11 月

版本信息

日期	版本	描述	作者/修改人	备注
2022-05-28	V00	初稿	Garry	
2023-11-11	V10	量产	Hong	
2024-03-18	V20	更新 LVDS 驱动	Ming	

1. 绪论

本文档描述了 RK3568 模块的硬件应用接口，包括相关应用场合的电路连接以及显示接口等。可以帮助用户快速的了解模块的接口定义，电气性能和结构尺寸的详细信息。结合本文档和其他的应用文档，用户可以快速的使用模块来设计各种定制化的应用方案。此模块支持安卓系统与 LINUX 系统。

2. 模块综述

MRK_CORE 模块是基于 RK3568 平台设计，模块主要用于充电设备的控制部分，用户根据不同的充电桩要求可以增加不同的外设以实现所需要的功能。该芯片采用了 22 纳米，集成了 64 位四核 Cortex-A55，主频最高达 2GHz，GPU 为 Mali-G52-2EE GPU 及高效能的 NPU。拥有丰富的接口扩展，支持多种视频输入输出接口，能支持高分辨率 2560*1660 的显示屏，支持 WIFI,4G/5G 等高速无线网络通信。接口集成了 MIPI/LVDS/HDMI/Ethernet MAC/CAN/USB/I2C/UART/SPI/ADC 接口。

2.1 模块主要特性

模块的尺寸：84*45mm，高度小于 3mm，物理接口为 196 脚的焊盘，提供如下硬件接口：

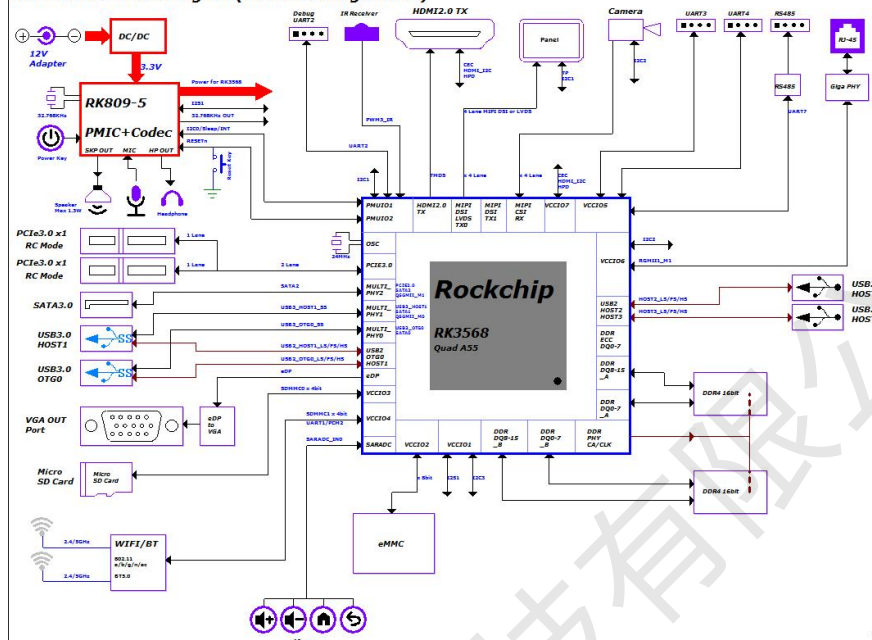
- 七路串口
- HDMI 接口*1，单路 LVDS 与单路 MIPI-DSI（二选一）*1
- GMAC 接口*2，最大可支持 1000 兆网
- CAN 接口*3，支持各种外接 CAN 协议设备
- 3 路 I2C
- 3 路 SPI 接口，支持外接 SPI 接口设备
- 多路 GPIO 接口
- SDIO 接口*1，一般用于接 WIFI 模组
- 八路 ADC 接口
- 四路 USB 接口
- 四路 PWM 功能引脚

备注：部分功能脚会复用，在设计使用时请特别留意

2.2 模块功能模框图

下图列出了模块的主要功能部分

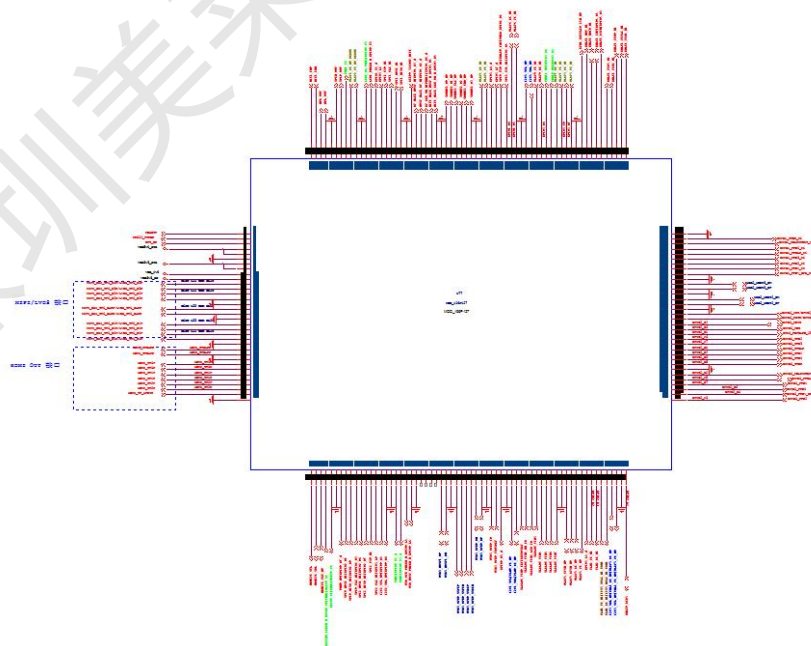
RK3568 Ref Block Diagram(Default configuration)



图一：模块方框图

3. 模块封装

3.1 引脚分布图



图二：引脚分布图

3.2 引脚名称

表 2：管脚定义

引脚序号	引脚名称	IO	功能描述	主控对应PIN
1	RESETn	I	模块复位管脚	AH27
2	PWRON	I	上电开机脚	PMU
3	EXT_EN	I	外部电源控制脚	PMU
4	GND		地平面	
5	HPL	O	音频左声道输出脚	PMU
6	HPR	O	音频右声道输出脚	PMU
7	GND		地平面	
8	MIC_INN	I	MIC 输入脚一	PMU
9	MIC_INP	I	MIC 输入脚一	PMU
10	GND		地平面	
11	MIPI/LVDS_TX_D3P	O	MIPI 或 LVDS 屏信号 3 正极输出	AH13
12	MIPI/LVDS_TX_D3N	O	MIPI 或 LVDS 屏信号 3 负极输出	AG13
13	MIPI/LVDS_TX_D2P	O	MIPI 或 LVDS 屏信号 2 正极输出	AH14
14	MIPI/LVDS_TX_D2N	O	MIPI 或 LVDS 屏信号 2 负极输出	AH14
15	GND		地平面	
16	MIPI/LVDS_TX_CLKP	O	MIPI 或 LVDS 屏时钟信号正极输出	AH15
17	MIPI/LVDS_TX_CLKN	O	MIPI 或 LVDS 屏时钟信号负极输出	AG15
18	GND		地平面	
19	MIPI/LVDS_TX_D1P	O	MIPI 或 LVDS 屏信号 1 正极输出	AH16
20	MIPI/LVDS_TX_D1N	O	MIPI 或 LVDS 屏信号 1 负极输出	AG16
21	MIPI/LVDS_TX_D0P	O	MIPI 或 LVDS 屏信号 0 正极输出	AH17
22	MIPI/LVDS_TX_D0N	O	MIPI 或 LVDS 屏信号 0 负极输出	AG17
23	GND		地平面	
24	TXC-	O	HDMI 时钟数据一端口	AG19
25	TXC+	O	HDMI 时钟数据+端口	AH19
26	GND		地平面	
27	TX_0+	O	HDMI 发射信号 0+端口	AG20
28	TX_0-	O	HDMI 发射信号 0一端口	AH20
29	TX_1+	O	HDMI 发射信号 1+端口	AG21
30	TX_1-	O	HDMI 发射信号 1一端口	AH21
31	TX_2+	O	HDMI 发射信号 2+端口	AG22
32	TX_2-	O	HDMI 发射信号 2一端口	AH22
33	DDC_HPD	I	HDMI 插入检测端口	AB18
34	GND		地平面	
35	HDMI TX_SCL	I/O	HDMI TX 时钟信号端口	AG8
36	HDMI TX_SDA	I/O	HDMI TX 数据信号端口	AG7

37	UART2_RX	IO	串口 2 接收端口	AC20
38	UART2_TX	IO	串口 2 发射端口	AH24
39	PWM7	O	PWM7 信号输出	AD20
40	PWM1/UART0_RX	IO	PWM1 信号输出或串口 2 接收端口	AD22
41	PWM2/UART0_TX	IO	PWM2 信号输出或串口 2 发射端口	AF23
42	I2C2_SCL	I/O	I2C2 时钟信号端口	AC22
43	I2C2_SDA	I/O	I2C2 数据信号端口	AA20
44	PWM3	O	PWM3 信号输出	AG23
45	PWM4	O	PWM4 信号输出	AE23
46	OTG_VBUS_DRV	O	OTG 供电切换脚	AF25
47	PWM0	O	PWM0 信号输出	AH26
48	GND		地平面	
49	GPIO0_A0_d	IO	3.3V GPIO 通信口端口	AG27
50	GPIO0_D6_d	IO	1.8V GPIO 通信口端口	AC24
51	GPIO0_D4_d	IO	1.8V GPIO 通信口端口	AB23
52	GPIO0_D3_d	IO	1.8V GPIO 通信口端口	AE26
53	GPIO0_A4_d	IO	3.3V GPIO 通信口端口	Y22
54	GPIO0_B0_u	IO	3.3V GPIO 通信口端口	AD23
55	USB_HOST_PWREN	IO	HOST 供电启动脚	AE24
56	GND		地平面	
57	USB3_HOST1_DP	IO	HOST1 USB 正信号	P24
58	USB3_HOST2_DM	IO	HOST1 USB 负信号	P25
59	USB3_OTG_SSTXP	IO	USB3.0 OTG 发射信号正	T28
60	USB3_OTG_SSTXN	IO	USB3.0 OTG 发射信号负	T27
61	USB3_OTG_SSRXP	IO	USB3.0 OTG 接收信号正	R26
62	USB3_OTG_SSRXN	IO	USB3.0 OTG 接收信号负	R27
63	USB3_OTG_DM	IO	USB_OTG 负信号	P28
64	USB3_OTG_DP	IO	USB_OTG 正信号	P27
65	GND		地平面	
66	USB3_OTG_VBUSDET	I	USB_OTG_VBUS 检测脚	M24
67	USB3_OTG0_ID	I	USB_OTG_ID 检测脚	L23
68	GPIO0_D5_d	IO	1.8V GPIO 通信口端口	AD25
69	CAN0_TX_M0/I2C1_SCL	O	CAN0 信号发射端口	AG24
70	CAN0_RX_M0/I2C1_SDA	I	CAN0 信号接收端口	AB20
71	UART5_CTS	O	串口 5 允许发送端口	H26
72	UART5_RTS	I	串口 5 请求发送端口	J23
73	UART5_TXD	O	串口 5 发射端口	H28
74	UART5_RXD	I	串口 5 接收端口	H27
75	GND		地平面	
76	CAN2_TX_M1	O	CAN2 信号发射端口	E25
77	CAN2_RX_M1	I	CAN2 信号接收端口	D26

78	UART3_RXD	I	串口 3 接收端口	D18
79	UART3_TXD	O	串口 3 发射端口	E18
80	GND		地平面	
81	CAN1_TX_M1	O	CAN1 信号发射端口	AA11
82	CAN1_RX_M1	I	CAN1 信号接收端口	AF8
83	GND		地平面	
84	UART6_TXD	O	串口 6 发射端口	J25
85	UART6_RXD	I	串口 6 接收端口	J24
86	GND		地平面	
87	GND		地平面	
88	GND		地平面	
89	SARADC0	I	1.8V ADC0 采集口	B27
90	SARADC1	I	1.8V ADC1 采集口	C26
91	SARADC2	I	1.8V ADC2 采集口	D24
92	SARADC3	I	1.8V ADC3 采集口	E23
93	SARADC4	I	1.8V ADC4 采集口	G21
94	SARADC5	I	1.8V ADC5 采集口	F22
95	SARADC6	I	1.8V ADC6 采集口	G20
96	SARADC7	I	1.8V ADC7 采集口	F21
97	GND		地平面	
98	GMAC0_RXD3	I	以太网接收数据 3 端口	E28
99	GMAC0_RXD2	I	以太网接收数据 2 端口	E27
100	GMAC0_RXDV	I	以太网 RXDV 端口	F24
101	GMAC0_RXD0	I	以太网接收数据 0 端口	F27
102	GMAC0_RXD1	I	以太网接收数据 1 端口	H25
103	GMAC0_RXCLK	I	以太网接收时钟端口	B28
104	GMAC0_CLK	O	以太网时钟端口	F25
105	GND		地平面	
106	GMAC0_TXEN	O	以太网发射使能端口	G28
107	GMAC0_TXD0	O	以太网发射数据 0 端口	F28
108	GMAC0_TXD1	O	以太网发射数据 1 端口	G27
109	GMAC0_TXCLK	O	以太网发射时钟端口	D27
110	GMAC0_TXD3	O	以太网发射数据 3 端口	C28
111	GMAC0_TXD2	O	以太网发射数据 2 端口	C27
112	ETH0_REFCLKO_25M	IO	以太网 25M 参考时钟输出端口	G23
113	MAC0_MDC	I/O	以太网管理时钟端口	H24
114	MAC0_MDIO	I/O	以太网管理数据端口	H23
115	MAC0_RXER	I	以太网接收误码率端口	F26
116	MAC_INT	I	以太网中断脚	E26
117	GND		地平面	
118	USB2_HOST2_DP	IO	USB2_HOST2 正信号	R2
119	USB2_HOST2_DM	IO	USB2_HOST2 负信号	R1
120	GND		地平面	

121	USB2_HOST3_DP	IO	USB2_HOST3 正信号	T2
122	USB2_HOST3_DM	IO	USB2_HOST3 负信号	T1
123	GND		地平面	
124	GMAC1_CLK	I/O	以太网时钟端口	U2
125	GMAC1_RXDV	I	以太网 RXDV 端口	V2
126	GMAC1_RXD0	I	以太网接收数据 0 端口	W1
127	GMAC1_TXEN	O	以太网发射使能端口	W2
128	GMAC1_TXD1	O	以太网发射数据 1 端口	Y1
129	GMAC1_TXD0	O	以太网发射数据 0 端口	Y2
130	GMAC1_RXD2	I	以太网接收数据 2 端口	AA2
131	MAC1_MDIO	I/O	以太网管理数据端口	U4
132	GND		地平面	
133	MAC1_MDC	I/O	以太网管理时钟端口	U5
134	MAC1_RESET	I	以太网复位端口	V5
135	GMAC1_RXER	I	以太网接收误码率端口	V4
136	GMAC1_RXD1	I	以太网接收数据 1 端口	V7
137	GMAC1_RXCLK	I	以太网接收时钟端口	Y3
138	GMAC1_RXD3	I	以太网接收数据 3 端口	Y4
139	GMAC1_TXD3	O	以太网发射数据 3 端口	Y5
140	GMAC1_TXD2	O	以太网发射数据 2 端口	Y6
141	GMAC1_TXCLK	O	以太网发射时钟端口	AA3
142	UART3_TXD_M1	O	串口 3 发射端口	AD4
143	UART3_RXD_M1	I	串口 3 接收端口	AD2
144	GND		地平面	
145	ETH1_REFCLKO_25M	IO	以太网 25M 参考时钟输出端口	V1
146	GND		地平面	
147	UART7_TXD_M1	O	串口 7 发射端口	AC3
148	UART7_RXD_M1	I	串口 7 接收端口	AC2
149	GPIO3_B5	I/O	3.3V GPIO 通信口端口	AE2
150	GPIO3_B6	I/O	3.3V GPIO 通信口端口	AE3
151	UART9_RXD_M1	I	串口 9 接收端口	AE8
152	UART9_TXD_M1	O	串口 9 发射端口	AD8
153	I2C5_SDA	I/O	I2C5 数据信号端口	AE1
154	I2C5_SCL	I/O	I2C5 时钟信号端口	AF1
155	GND		地平面	
156	GPIO3_A4	I/O	3.3V GPIO 通信口端口	AF4
157	GPIO2_D4	I/O	3.3V GPIO 通信口端口	AF5
158	GPIO3_A7	I/O	3.3V GPIO 通信口端口	AH2
159	GPIO3_A6	I/O	3.3V GPIO 通信口端口	AG3
160	UART4_TXD_M1	O	串口 4 发射端口	AF2
161	UART4_RXD_M1	I	串口 4 接收端口	AG1
162	SDMMC2_D3	I/O	SDIO 数据 3 通讯端口	AB1
163	GND		地平面	

164	SDMMC2_CLK	I/O	SDIO 时钟通讯端口	AC1
165	SDMMC2_CMD	I/O	SDIO 指令通讯端口	Y7
166	SDMMC2_D2	I/O	SDIO 数据 2 通讯端口	AB5
167	SDMMC2_D1	I/O	SDIO 数据 1 通讯端口	AA6
168	SDMMC2_D0	I/O	SDIO 数据 0 通讯端口	AC5
169	GPIO3_A5	I/O	3.3V GPIO 通信口端口	AH3
170	SPI2_CLK_M1	I/O	SPI2 时钟通讯端口	AH4
171	SPI2_MISO_M1	O	SPI2 数据输出端口	AH5
172	SPI2_MISI_M1	I	SPI2 数据输入端口	AD6
173	SPI2_CS0_M1	I/O	SPI2 数据片选端口	AF6
174	SPI0_CS0_M1	I/O	SPI0 数据片选端口	AC8
175	SPI0_MISO_M1	O	SPI0 数据输出端口	AG6
176	SPI0_MISI_M1	I	SPI0 数据输入端口	AD7
177	SPI0_CLK_M1	I/O	SPI0 时钟通讯端口	AC7
178	WIFI_REG_ON	O	WIFI 内部电源使能端口	AA5
179	WIFI_HOST_WAKE	I	WIFI 唤醒主机端口	AA1
180	BT_WAKE	I	蓝牙唤醒端口	AG2
181	BT_REG_ON	O	蓝牙内部电源使能端口	U3
182	HOST_WAKE_BT	I	主机唤醒蓝牙端口	AG4
183	RK809_32KOUT_WIFI		32K 时钟信号输出端	PMU
184	SPI1_MISO_M1	O	SPI1 数据输出端口	AA7
185	SPI1_MISI_M1	I	SPI1 数据输入端口	AD1
186	SPI1_CLK_M1	I/O	SPI1 时钟通讯端口	AC4
187	SPI1_CS0_M1	I/O	SPI1 数据片选端口	AB8
188	GPIO3_A2	I/O	3.3V GPIO 通信口端口	AE5
189	GPIO4_C4	I/O	3.3V GPIO 通信口端口	AH7
190	GPIO0_C5	I/O	3.3V GPIO 通信口端口	AC21
191	PMW5	I/O	LCD 背光调光脚	AD21
192	GND		地平面	
193	VCC3V3_SYS	P	3.3V 电源供电脚	POWER
194	VCC3V3_SYS	P	3.3V 电源供电脚	POWER
195	VCC5V_SYS	P	5V 电源供电脚	POWER
196	VCC5V_SYS	P	5V 电源供电脚	POWER

3.2 机械尺寸

196pin 邮票孔封装，模块尺寸 83.9X45X3.0mm，pitch 为 1.3mm

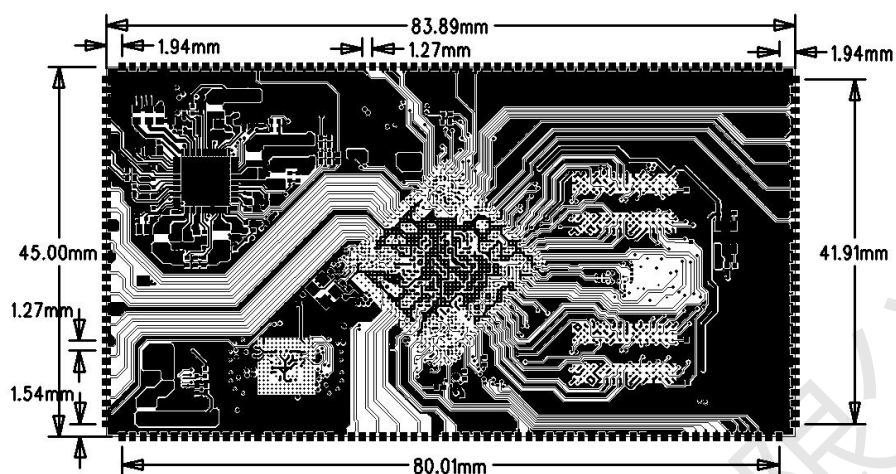


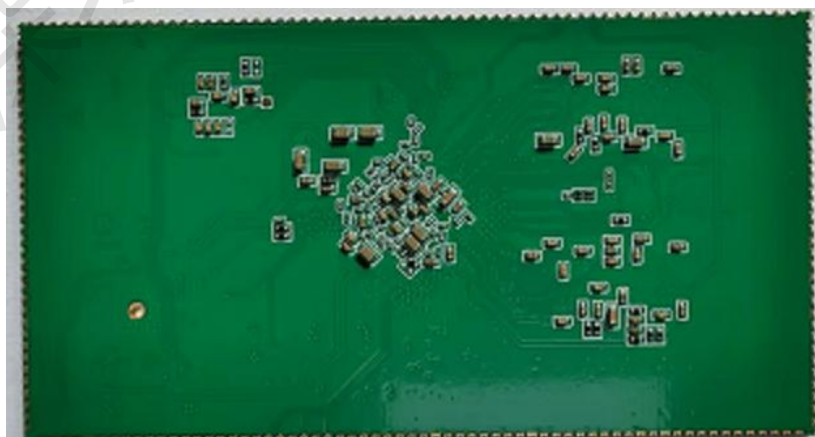
图 3：模块形状图

3.3 实物参考图

顶层：



底层：



4. 接口应用

4.0. 供电

模块 VCC5V_SYS 的电压输入范围是 4.2~5.5V，推荐电压为 5V/2A。模块 VCC3V3_SYS 的电压输入范围是 3.1~3.5V，推荐电压为 3.3V/2A。GPU 与 CPU 最大负荷时可达 3A，建议电压输入在 5V/2A。建议靠近电源脚上使用一个大电容稳压或三个以上 106 电容可以有效滤波。

4.1. Power ON

用户可以通过拉低 PMIC_PWRON 引脚 至少 3 秒钟后放开，即可开启模块。参考电路如下：

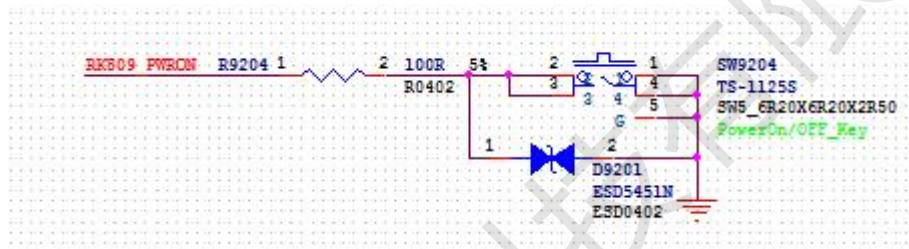


图 4：开关机电路

模块开机时序图如下：

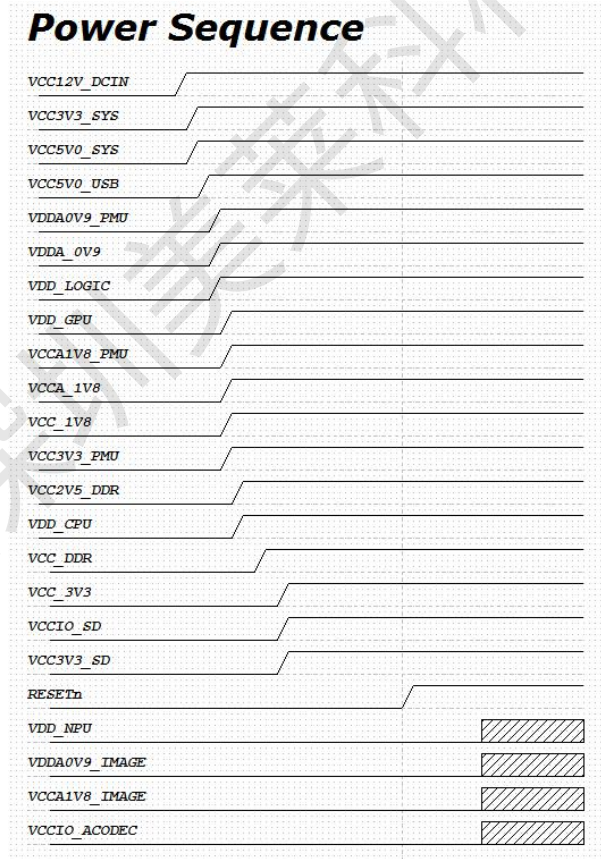


图 5：上电时序图

4.2. RESET

RESET 脚用于复位模块，该功能是用来作为紧急复位，用户可以把 RESET 引脚通过按键接地，按键按下后模块将掉电。

参考电路如下：

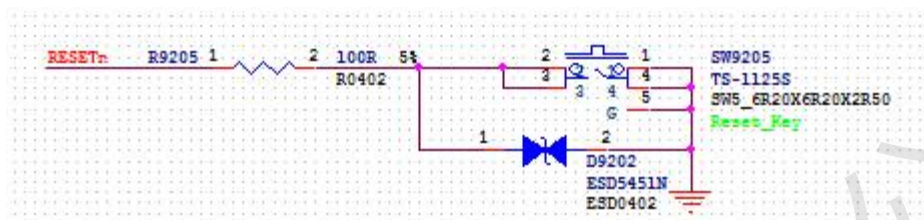


图 6：复位电路图

4.3 . ADC

模块预留 8 路 ADC 管脚，ADC 端点最高电压不能超过 1.8V。ADC_IN0 作为键值输入采样口，并复用为 RECOVER 模式（不需要更新 LOADER），如图。在系统有固件的前提下，开机时按下 SW9200，将 ADC_IN0 保持为 0V 电（最高不超过 100mV），模块则进入 ROCKUSB 烧写模式。当 PC 识别到 USB 设备时，松开按键使 ADC_IN0 恢复为高电平（1.8V），即可进行固件烧写。

SARADC 采样范围为 0-1.8V，采样精度为 10bit，按键阵列可以通过增减按键并调整分压电阻比例调整输入键值，实现多键输入以满足客户产品需求。设计中建议任意两个按键键值电压差必须大于 250mV。

如果作为按键可通过分压获得，参考电路如下：

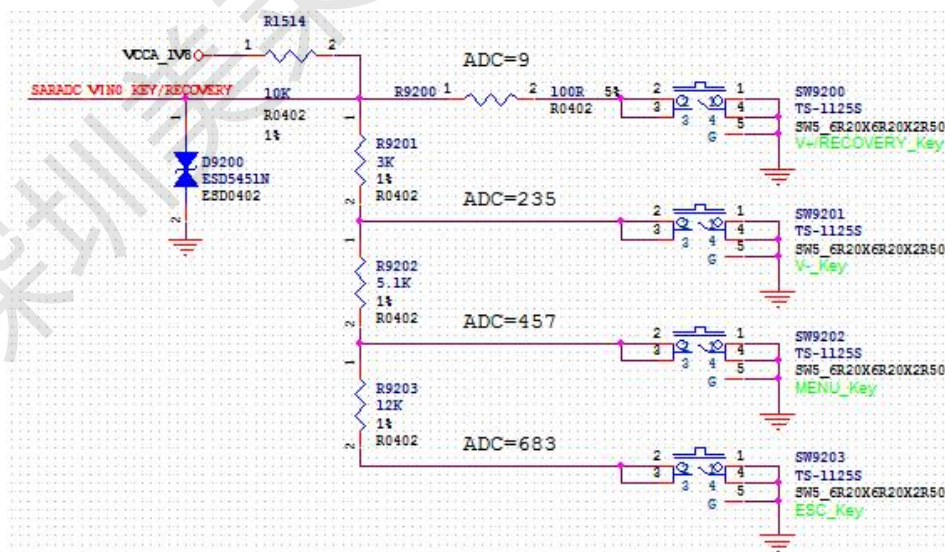
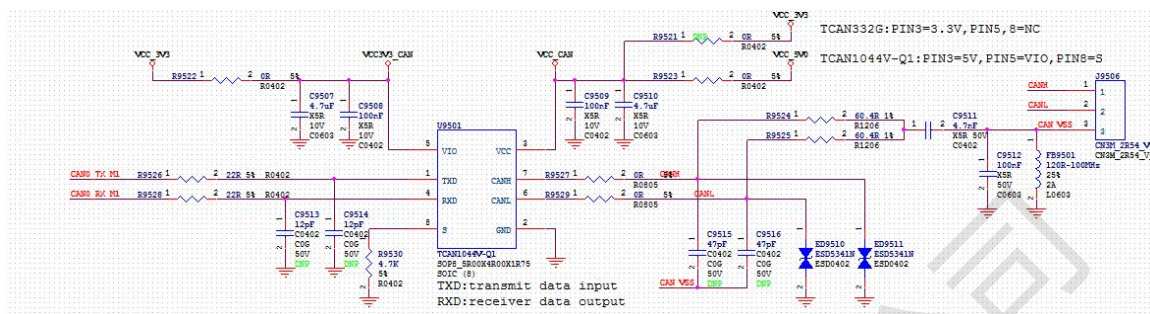


图 7：ADC 电路图

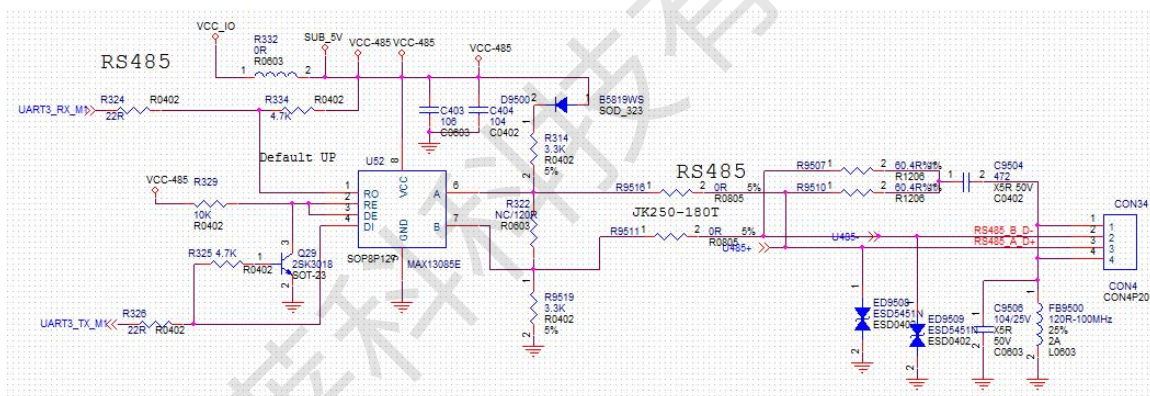
4.4. CAN 口输出

MRK_CORE 模块有 3 路 CAN 输出，参考转接电路图如下：



4.5. 串口

模块共有 7 路 UART 口，其中 UART2 用于开发调试等，不用时，请保持悬空即可。RS485 与 RS232 需要串口转接，RS485 参考电路图如下：

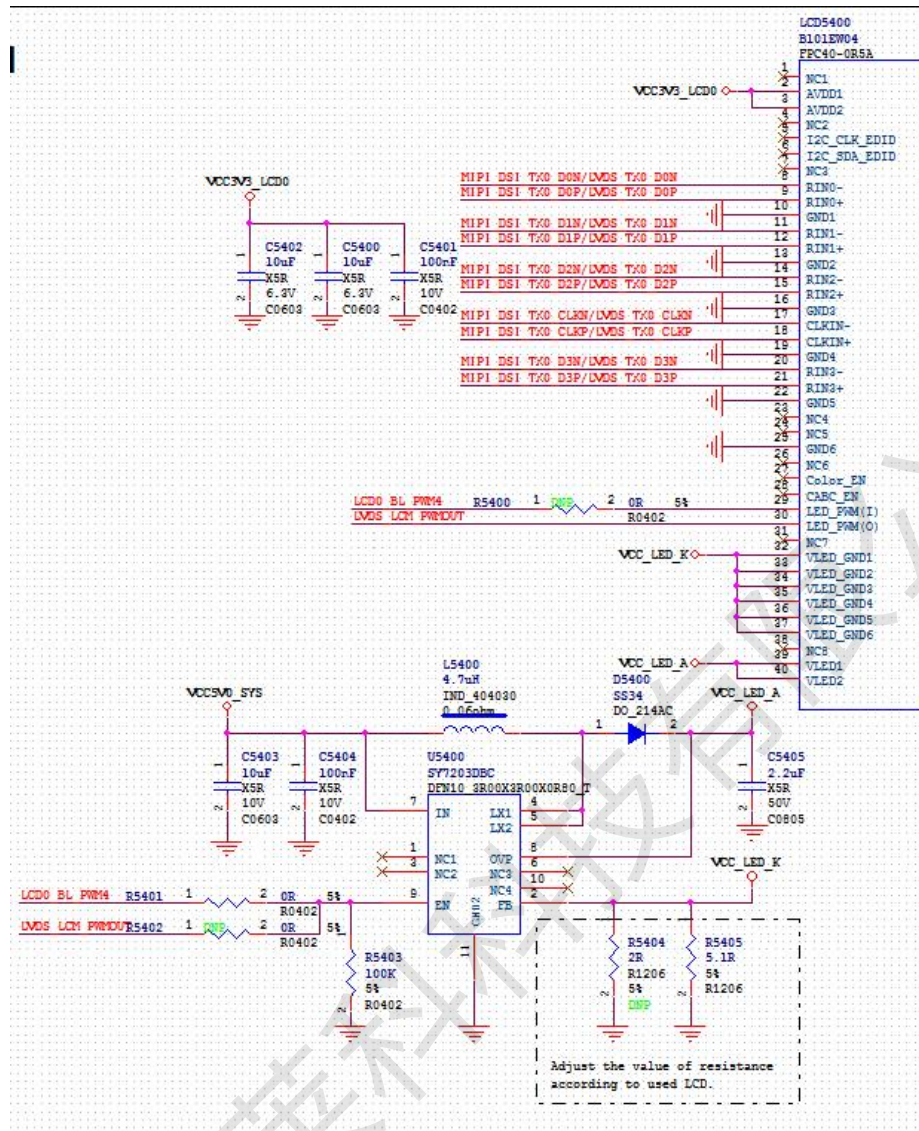


4.6. 显示接口

MRK_CORE 核心模块支持四路 LVDS 信号输出，四路 MIPI 信号接口输出（其中 LVDS 信号与 MIPI 共用，需要通过软件编译来驱动相应的显示屏）；一个高清的 HDMI 输出接口，支持 HDMI2.0

4.6.1 LVDS 接口

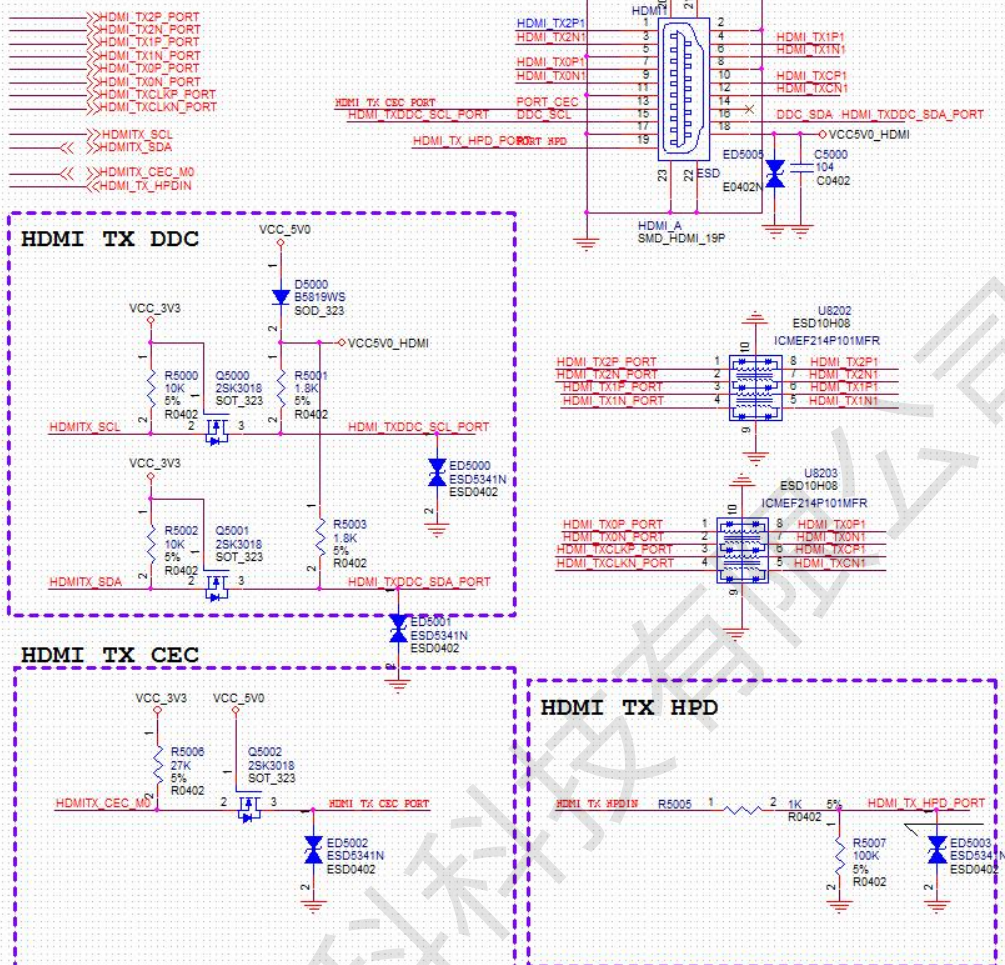
MRK_CORE 模块支持单 LVDS/MIPI 输出，分辨率最大能支持 2560X1440。在布线时 LVDS 差分阻抗应该是在 100 欧姆。LVDS 电压为 3.3V，参考电路如下图：



4.6.2 HDMI 接口

支持 HDMI2.0，最大支持 4096*2304@60HZ，参考电路如图：

HDMI2.0 TX



4.7. USB 接口

该模块集成了四路 USB 接口，一路 USB OTG 可支持 USB3.0，三路 USB HOST

4.7.1 USB_OTG 可用于软件下载和升级，也可用于调试。可以通过检测 USB_VBUS,USB_ID 号，配置为 HOST 或者 DEVICE 功能，支持 USB2.0/3.0 规范。

4.7.2 三路 USB HOST 接口可以作为 HOST 接口外接设备，支持 USB2.0 规范

4.8. SD 接口

该模块集成了 SDIO3.0，推荐使用正基的 AP6XXX 系列模块，需要注意模块 SDIO，UART 控制器的供电需要与模组供电 3.3V 一致，如图：

