

MRK_CORE_RK3288_DDR3（311PIN）硬件设计手册

V00

文档名称	MRK_CORE_RK3288 硬件设计手册
版本	V00
日期	2019-09-09
状态	初稿
作者	荣工

修订号	修改内容	修改时间	修改作者
V00	初版	2019-09-09	荣工

1. 绪论

本文档描述了 RK3288 模块的硬件应用接口，包括相关应用场合的电路连接以及显示接口等。可以帮助用户快速的了解模块的接口定义，电气性能和结构尺寸的详细信息。结合本文档和其他的应用文档，用户可以快速的使用模块来设计各种客户定制化的应用方案。

2. 模块综述

CORE_RK3288 模块是基于 RK3288 平台设计，模块可以满足用户在不同的应用行业的硬件设计需求，如人证一体机，广告机，闸机，数码相框，车机等。该芯片采用了 28 纳米，集成了四核 Cortex-A17，主频最高达 1.8GHz，GPU 为 Mali-T764 GPU,能顺利支持高分辨率（3840X2160）显示和主流游戏。内置 13 像素 ISP 处理能力，支持 MIPI CSI-2 and DVP，接口集成了 HDMI、Ethernet MAC、S/PDIF、USB、I2C、I2S、UART、SPI、PS2 及各种屏显示接口。

模块的尺寸：82X60mm,物理接口为 311 脚的 DDR3_3 插口式，提供如下硬件接口：

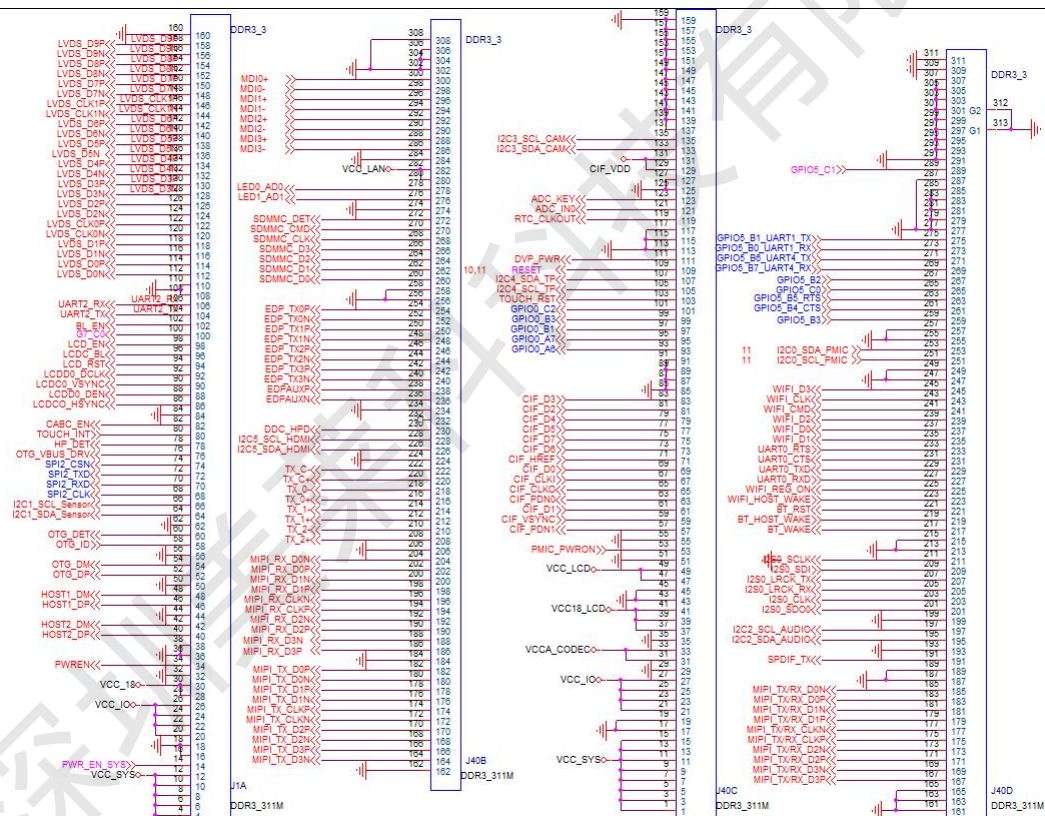
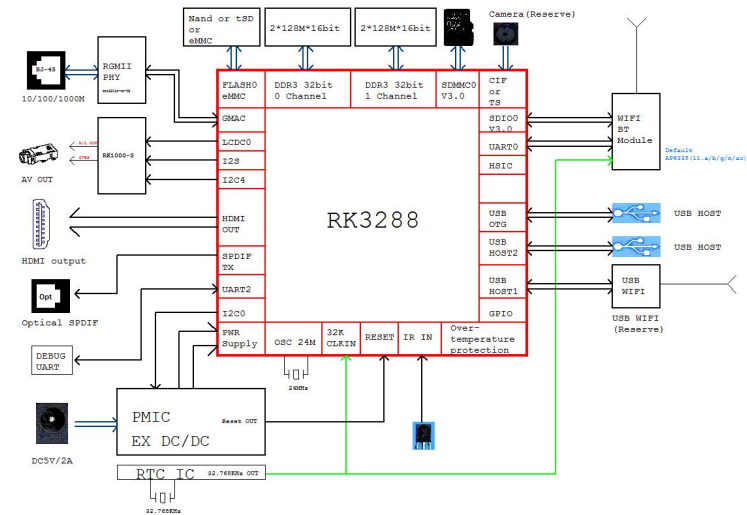
- 四路串口
- HDMI 接口，双路 LVDS，双路 MIPI-DSI，一路 EDP
- CAMERA 接口，一路 MIPI 接口，一路 CSI
- I2S 接口，支持各种 CODEC
- 三路 I2C
- SPI 接口，支持外接 SPI 接口设备
- GPIO 接口
- 两路 SD 接口，一路接 WIFI，一路接 SD 卡
- 两路 ADC 接口
- 三路 USB 接口
- PWM 功能引脚

模块系统

- 操作系统 Android 5.1.1

2.1 模块功能模框图

下图列出了模块的主要功能部分



图二：引脚分布图

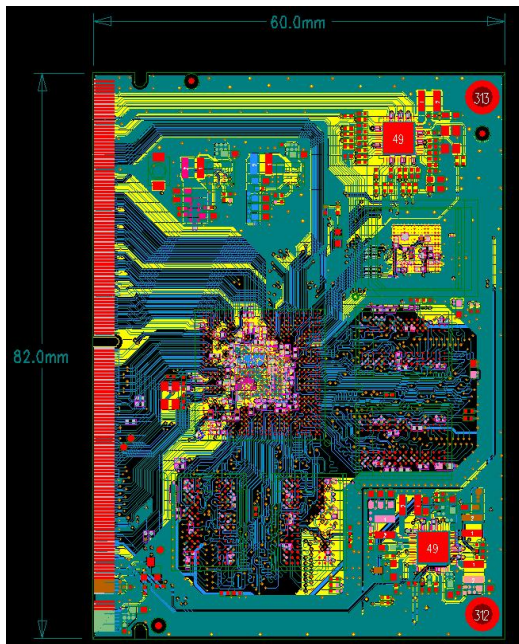


图 3：模块形状图

4. 接口应用

4.1. 供电

模块 VSYS 的电压输入范围是 4.2~5.5V，推荐电压为 5V。GPU 与 CPU 最大负荷时可达 3A，建议电压输入在 5V/3A。建议靠近 VSYS 脚上使用一个大电容稳压，增加三个以上 106 电容可以有效滤波。

4.2. Power ON

用户可以通过拉高 PMIC_PWRON 引脚至少 3 秒钟后放开，即可开启模块。该引脚需要经过一个 51K 电阻到地。参考电路如下

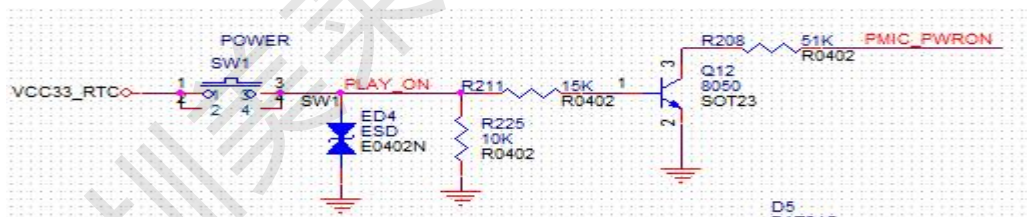


图 4：开关机电路

模块开机时序图如下：

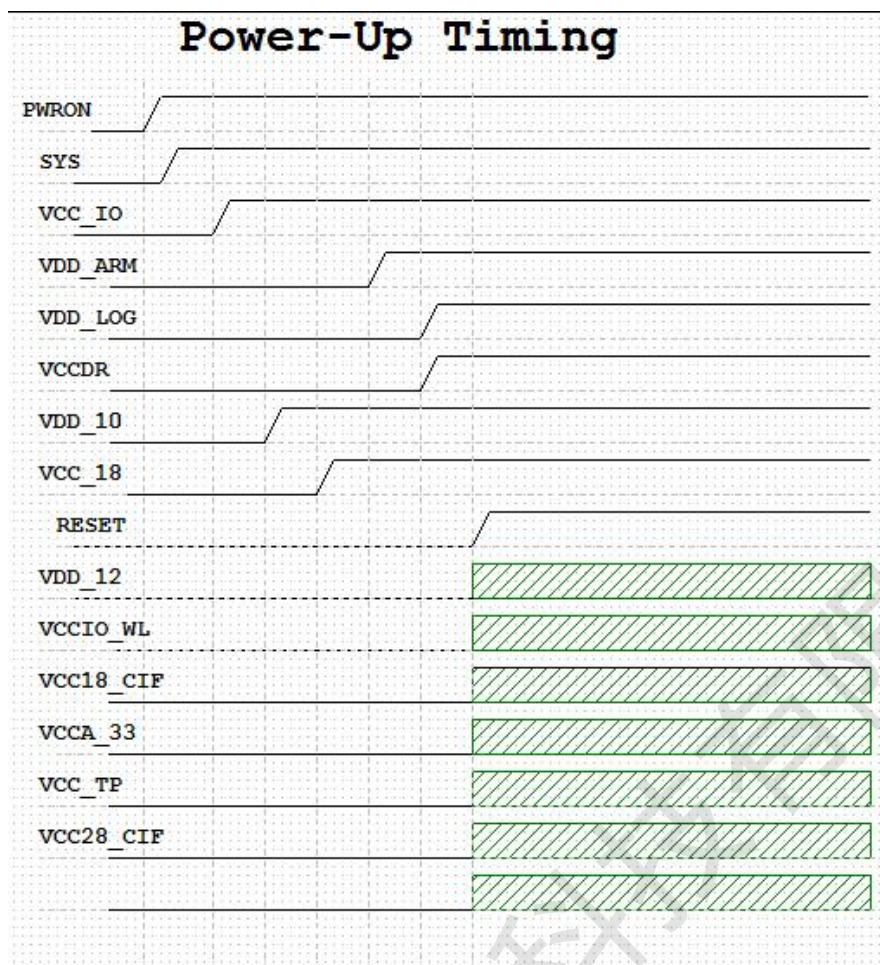


图 5：上电时序图

4.3. RESET

RESET 脚用于复位模块，该功能是用来作为紧急复位，用户可以把 RESET 引脚通过按键接地，按键按下后模块将掉电。

参考电路如下：

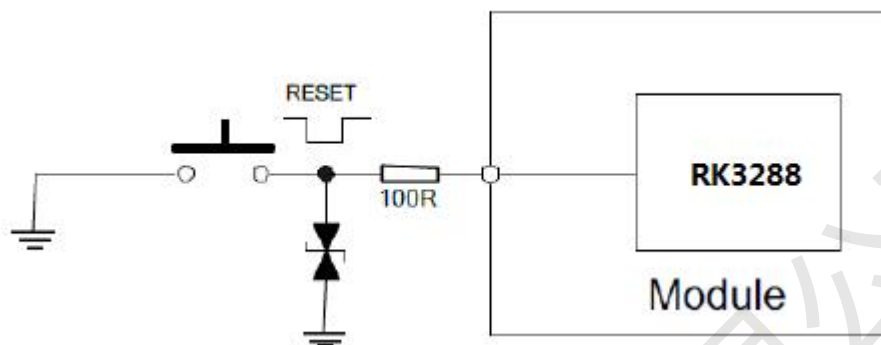


图 6: 复位电路图

4.4 外部 RTC 供电

当 BAT 断开后，用户需要保存实时时钟，则 VCC_RTC 引脚不能悬空，需要外接大电容或者电池。RTC 供电时参考设计电路如下：

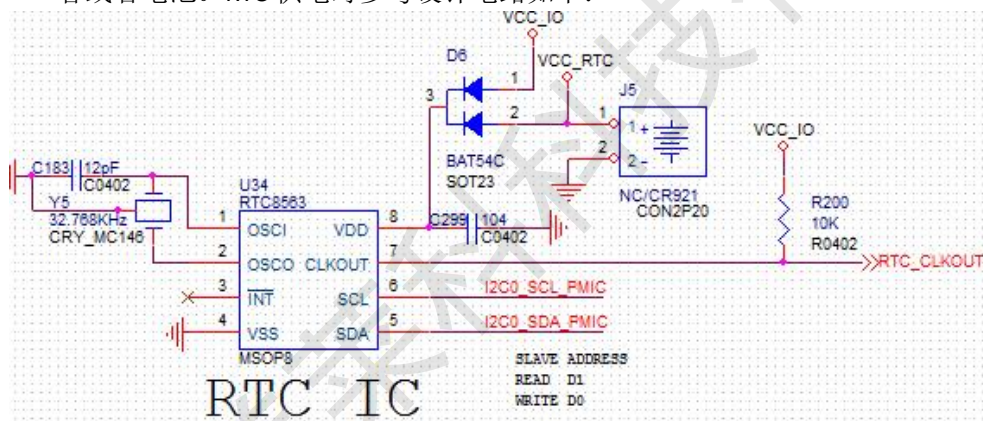


图 7: 钮扣电池供电图

4.5 电源输出

CORE_RK3288 模块有多路电源输出，用于外部 LCD，CODEC，SD，LAN.....等供电，多路输出电压都具有可编程特点，详见软件说明文档，输出电源如下：

表 4: 电源输出

31/33	VCCA_CODEC	CODEC 供电, 输出 3.3V/350mA
47/49	VCC_LCD	LCD 供电, 输出 3.3V/350mA
282	VCC_LAN	以太网供电, 输出 3.3V/350mA
37/39/41	VCC18_LCD	MIPI_LCD 供电, 输出 1.8V/350mA
21/23/25/27	VCC_IO	I/O 供电, 输出 3.3V/2800mA

4.6 串口

模块共有 4 路 UART 口，UART2 用于开发调试等，不用时，请保持悬空即可，引脚定义如下：

106	UART2_RX	I/O	3.3V 串口接收信号端口	可复用为 GPIO
104	UART2_TX	I/O	3.3V 串口发射信号端口	可复用为 GPIO
275	UART1_TX	I/O	3.3V 串口发射信号端口	可复用为 GPIO
273	UART1_RX	I/O	3.3V 串口接收信号端口	可复用为 GPIO
271	UART4_TX	I/O	3.3V 串口发射信号端口	可复用为 GPIO
273	UART4_RX	I/O	3.3V 串口接收信号端口	可复用为 GPIO
233	UART0_RTS		3.3V 串口发射请求信号端口	可复用为 GPIO
231	UART0_CTS		3.3V 串口发射清除信号端口	可复用为 GPIO
229	UART0_TXD	I/O	3.3V 串口发射信号端口	可复用为 GPIO
227	UART0_RXD	I/O	3.3V 串口接收信号端口	可复用为 GPIO

4.7 LCM 接口

MRK_CORE 模块支持 LVDS，RGB，EDP，MIPI 接口，分辨率最大能支持 3840X2160。

4.7.1 LVDS 接口

MRK_CORE 模块支持单/双 LVDS 输出，在布线时 LVDS 差分阻抗应该是在 100 欧姆。LVDS 电压为 3.3V，接口定义是在下表中

表 5：LVDS 管脚定义

154	LVDS_D8P	LVDS 显示管脚	LVDS1_D3P/D18
152	LVDS_D8N	LVDS 显示管脚	LVDS1_D3N/D19
134	LVDS_D4P	LVDS 显示管脚	LVDS0_D4P/D8
132	LVDS_D4N	LVDS 显示管脚	LVDS0_D4N/D9
130	LVDS_D3P	LVDS 显示管脚	LVDS0_D3P/D6
128	LVDS_D3N	LVDS 显示管脚	LVDS0_D3N/D7
126	LVDS_D2P	LVDS 显示管脚	LVDS0_D2P/D4
124	LVDS_D2N	LVDS 显示管脚	LVDS0_D2N/D5
122	LVDS_CLK0P	LVDS 显示管脚	LVDS0_CLK0P /D10
120	LVDS_CLK0N	LVDS 显示管脚	LVDS0_CLK0N /D11
118	LVDS_D1P	LVDS 显示管脚	LVDS0_D1P/D2
116	LVDS_D1N	LVDS 显示管脚	LVDS0_D1N/D3
158	LVDS_D9P	LVDS 显示管脚	LVDS1_D4P/D20
156	LVDS_D9N	LVDS 显示管脚	LVDS1_D4N/D21
150	LVDS_D7P	LVDS 显示管脚	LVDS1_D3P/D16
148	LVDS_D7N	LVDS 显示管脚	LVDS1_D3N/D17
146	LVDS_CLK1P	LVDS 显示管脚	LVDS1_CLKP /D22
144	LVDS_CLK1N	LVDS 显示管脚	LVDS1_CLKN /D23
142	LVDS_D6P	LVDS 显示管脚	LVDS1_D1P/D14
140	LVDS_D6N	LVDS 显示管脚	LVDS1_D1N/D15
138	LVDS_D5P	LVDS 显示管脚	LVDS1_D0P/D12
136	LVDS_D5N	LVDS 显示管脚	LVDS1_D0N/D13

114	LVDS_D0P	LVDS 显示管脚	LVDS0_D0P/D0
112	LVDS_D0N	LVDS 显示管脚	LVDS0_D0N/D1

4.7.2 MIPI 接口

表 6: MIPI 管脚定义

185	MIPI_TX/RX_D0N	MIPI 显示管脚	MIPI 信号接收与发射可以切换
183	MIPI_TX/RX_D0P	MIPI 显示管脚	MIPI 信号接收与发射可以切换
181	MIPI_TX/RX_D1N	MIPI 显示管脚	MIPI 信号接收与发射可以切换
179	MIPI_TX/RX_D1P	MIPI 显示管脚	MIPI 信号接收与发射可以切换
177	MIPI_TX/RX_CLKN	MIPI 显示管脚	MIPI 信号接收与发射可以切换
175	MIPI_TX/RX_CLKP	MIPI 显示管脚	MIPI 信号接收与发射可以切换
173	MIPI_TX/RX_D2N	MIPI 显示管脚	MIPI 信号接收与发射可以切换
171	MIPI_TX/RX_D2P	MIPI 显示管脚	MIPI 信号接收与发射可以切换
169	MIPI_TX/RX_D3N	MIPI 显示管脚	MIPI 信号接收与发射可以切换
167	MIPI_TX/RX_D3P	MIPI 显示管脚	MIPI 信号接收与发射可以切换
182	MIPI_TX_D0P	MIPI 显示管脚	
180	MIPI_TX_D0N	MIPI 显示管脚	
178	MIPI_TX_D1P	MIPI 显示管脚	
176	MIPI_TX_D1N	MIPI 显示管脚	
174	MIPI_TX_CLKP	MIPI 显示管脚	
172	MIPI_TX_CLKN	MIPI 显示管脚	
170	MIPI_TX_D2P	MIPI 显示管脚	
168	MIPI_TX_D2N	MIPI 显示管脚	
166	MIPI_TX_D3P	MIPI 显示管脚	
164	MIPI_TX_D3N	MIPI 显示管脚	

4.7.3 EDP 接口

表 7: EDP 管脚定义

254	EDP_TX0P	EDP 显示管脚	
252	EDP_TX0N	EDP 显示管脚	
250	EDP_TX1P	EDP 显示管脚	
248	EDP_TX1N	EDP 显示管脚	
246	EDP_TX2P	EDP 显示管脚	
244	EDP_TX2N	EDP 显示管脚	
242	EDP_TX3P	EDP 显示管脚	
240	EDP_TX3N	EDP 显示管脚	
238	EDP_AUXP	EDP 显示管脚	
236	EDP_AUXN	EDP 显示管脚	

4.7.4 屏与背光控制

表 8: 屏与背光控制管脚定义

102	BL_EN	背光使能脚	
98	LCD_EN	LCD 使能脚	

96	LCDC_BL	背光亮暗控制脚(PWM)	
94	LCD_RST	LCD 复位脚	

注意：背光 IC 与驱动方式的选择，需要根据外部屏来进行选择。请仔细阅读 LCM 的规格书和做出正确的选择。

4.7.5 触摸屏接口

模块提供了 TP 接口，引脚定义如下：

表 9：触摸屏控制管脚定义

107	I2C4_SDA_TP	I2C4 数据通讯接口	
105	I2C4_SCL_TP	I2C4 时钟通讯接口	
103	TOUCH_RST	触摸屏复位接口	
80	TOUCH_INT	触摸屏中断接口	
20/22/24/26	VCC_IO	触摸屏电源	

4.8 CAMERA 接口

该模块支持两个 MIPI 与一个 CIF 摄像头接口，引脚定义如下：

4.8.1 MIPI 接口

表 10：摄像头 MIPI 管脚定义

204	MIPI_RX_D0N	主摄像头管脚	
202	MIPI_RX_D0P	主摄像头管脚	
200	MIPI_RX_D1N	主摄像头管脚	
198	MIPI_RX_D1P	主摄像头管脚	
196	MIPI_RX_CLKN	主摄像头管脚	
194	MIPI_RX_CLKP	主摄像头管脚	
192	MIPI_RX_D2N	主摄像头管脚	
190	MIPI_RX_D2P	主摄像头管脚	
188	MIPI_RX_D3N	主摄像头管脚	
186	MIPI_RX_D3P	主摄像头管脚	
185	MIPI_TX/RX_D0N	副摄像头管脚	MIPI 信号接收与发射可以切换
183	MIPI_TX/RX_D0P	副摄像头管脚	MIPI 信号接收与发射可以切换
181	MIPI_TX/RX_D1N	副摄像头管脚	MIPI 信号接收与发射可以切换
179	MIPI_TX/RX_D1P	副摄像头管脚	MIPI 信号接收与发射可以切换
177	MIPI_TX/RX_CLKN	副摄像头管脚	MIPI 信号接收与发射可以切换
175	MIPI_TX/RX_CLKP	副摄像头管脚	MIPI 信号接收与发射可以切换
173	MIPI_TX/RX_D2N	副摄像头管脚	MIPI 信号接收与发射可以切换
171	MIPI_TX/RX_D2P	副摄像头管脚	MIPI 信号接收与发射可以切换
169	MIPI_TX/RX_D3N	副摄像头管脚	MIPI 信号接收与发射可以切换
167	MIPI_TX/RX_D3P	副摄像头管脚	MIPI 信号接收与发射可以切换

4.8.2 CIF 接口

摄像头接口电源为 3V，CAMERA 的供电需要选择为 2.8V，同时 I2C 上拉电平必须与其保持一

致，否则会造成 CAMERA 无图像或无法工作。一般我们将尽量使用 MIPI 接口，此 CIF 接口可以复用为 GPIO。

表 10: 摄像头 CIF 管脚定义

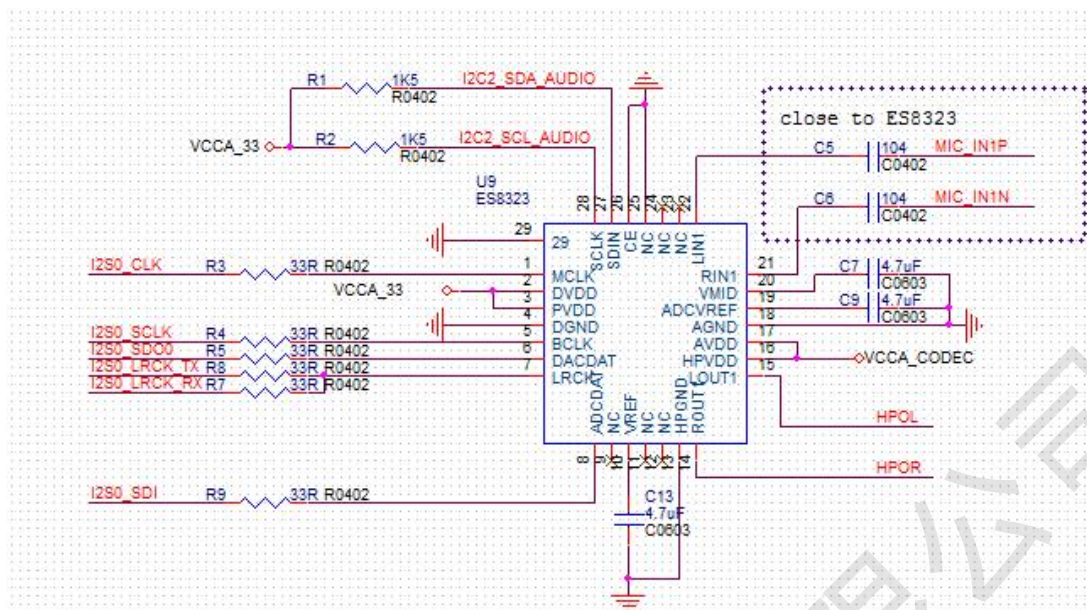
83	CIF_D3	CIF 数据 3 端口/GPIO 端口	
81	CIF_D2	CIF 数据 2 端口/GPIO 端口	
79	CIF_D4	CIF 数据 4 端口/GPIO 端口	
77	CIF_D5	CIF 数据 5 端口/GPIO 端口	
75	CIF_D7	CIF 数据 7 端口/GPIO 端口	
73	CIF_D6	CIF 数据 6 端口/GPIO 端口	
71	CIF_HREF	CIF 水平同步端口/GPIO 端口	
69	CIF_D0	CIF 数据 0 端口/GPIO 端口	
67	CIF_CLKI	CIF 时钟输入端口/GPIO 端口	
65	CIF_CLKO	CIF 时钟输出端口/GPIO 端口	
63	CIF_PDN0	CIF 使能控制/GPIO 端口	
61	CIF_D1	CIF 数据 1 端口/GPIO 端口	
59	CIF_VSYNC	CIF 垂直同步脚/GPIO 端口	
135	I2C3_SCL_CAM	摄像头 I2C 时钟控制脚	
133	I2C3_SDA_CAM	摄像头 I2C 数据控制脚	

4.9 音频接口

模块提供标准的 I2S 数字接口，用于连接各种 CODEC 与一路标准的 SPDIF。

211	I2S0_SCLK	I2S0 系统时钟输出端口	
209	I2S0_SDI	I2S0 数据输入端口	
207	I2S0_LRCK_TX	I2S0 发射时钟端	
205	I2S0_LRCK_RX	I2S0 接收时钟端	
203	I2S0_CLK	I2S0 时钟端	
201	I2S0_SDO0	I2S0 数据输出端	
195	I2C2_SDA_AUDIO	I2C2 数据信号端口	
191	SPDIF_TX	光纤信号发身端	
197	I2C2_SCL_AUDIO	I2C2 时钟信号端口	

ES8323 参考电路如下：



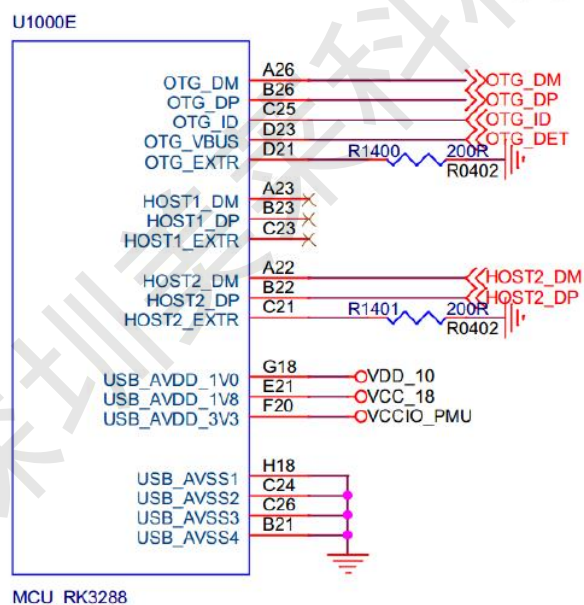
另外芯片也支持另外的 CODEC，像 ALC5640，ALC5631 等

5. USB 接口

该模块集成了三路 USB 接口，一路 USB OTG，两路 USB HOST,其中 **USB_host1** 不支持 **USB1.1** 协议。

5.1 USB_OTG 可用于软件下载和升级，也可用于调试.可以通过检测 USB_VBUS,USB_ID 信号，配置为 HOST 或者 DEVICE 功能，支持 USB2.0/1.1 规范。

5.2 USB HOST 接口可以作为 HOST 接口外接设备，其中 HOST1 只支持 USB2.0 规范，而 HOST2 可支持 USB2.0/1.1 规范。方安应用，优先考虑使用 HOST2 接口

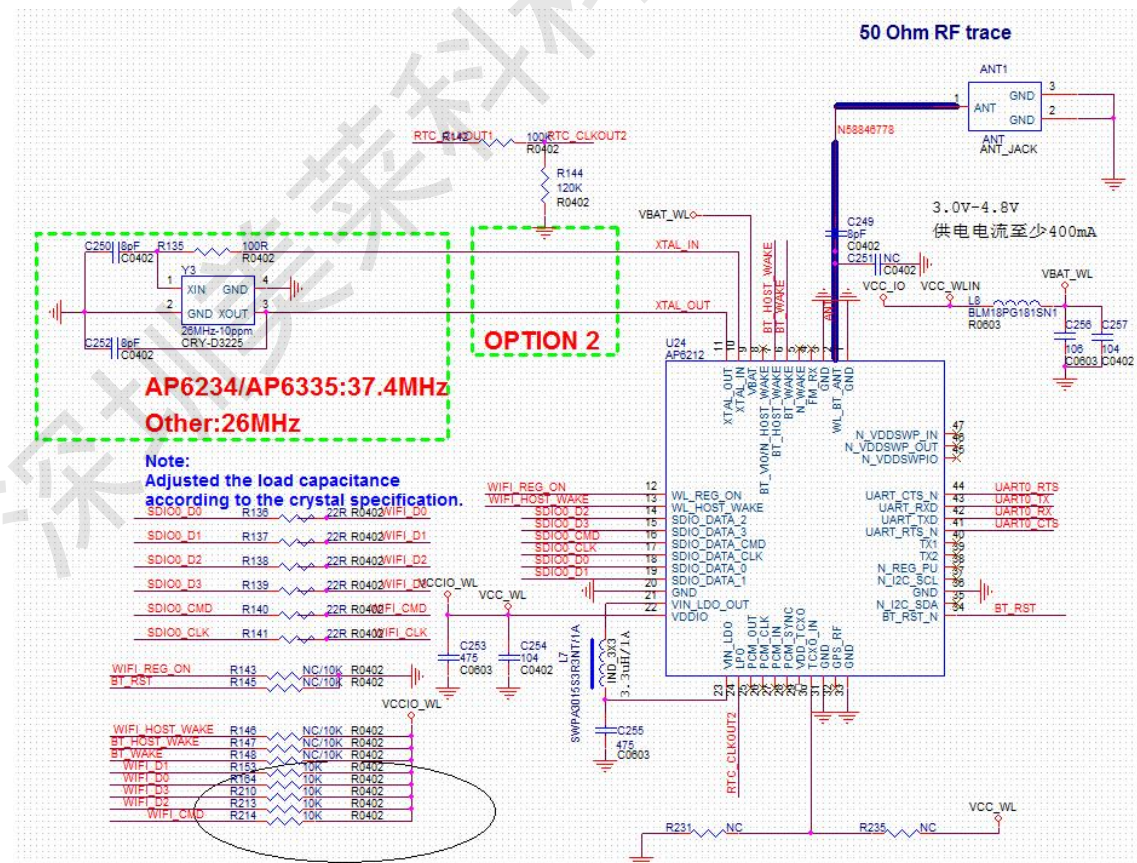


6. SD 接口

该模块集成了两组 SD 接口，一组为 TF 卡，一组用于 WIFI



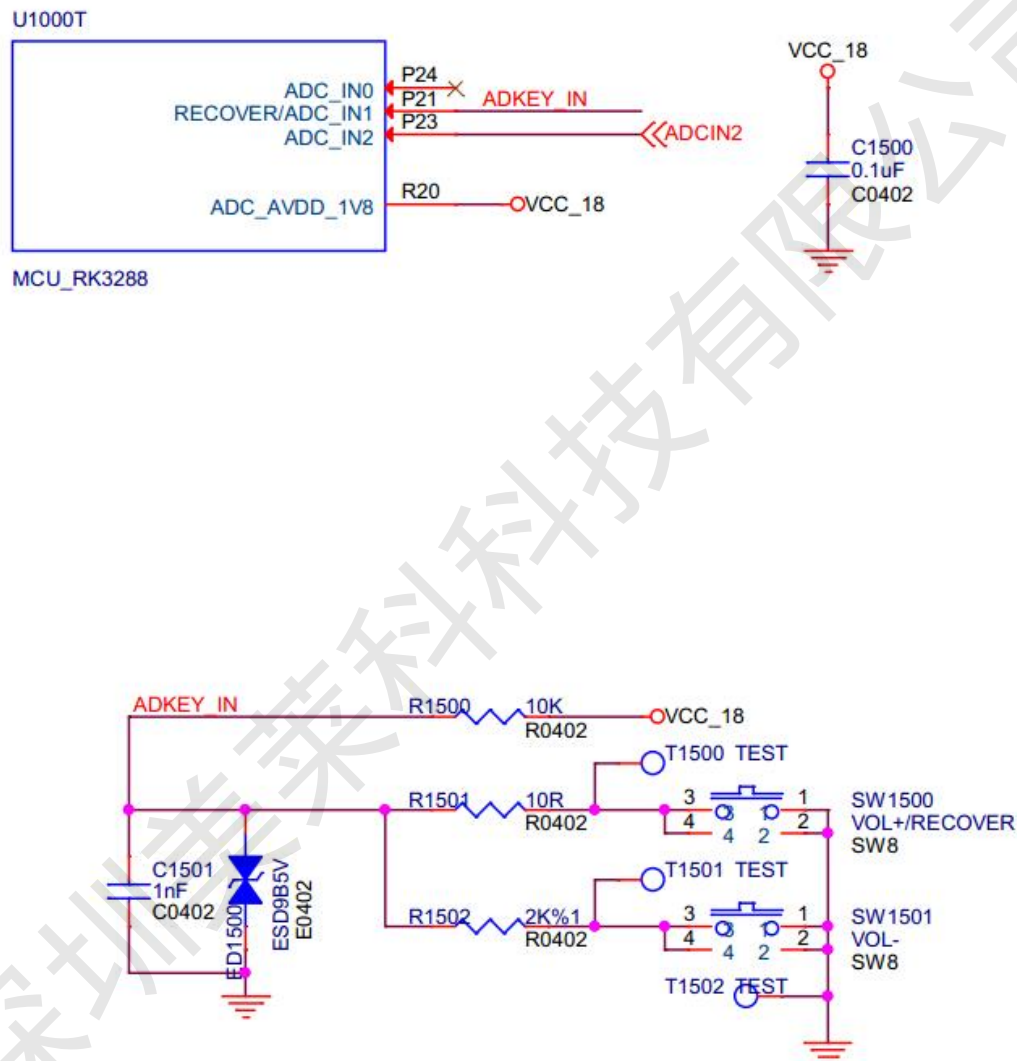
.....



7. ADC

模块预留了两个 ADC 脚，ADC_IN1 做为键值输入采样口，并复用为 RECOVER 模式,如图。在系统有固件的前提下，开机时按下 RECOVER 键，将 ADC_IN1 保持为 0V 电（最高不超过 100mV），模块则进入 ROCKUSB 烧写模式。当 PC 识别到 USB 设备时，松开按键使 ADC_IN1 恢复为高电平（1.8V），即可进行固件烧写。

SARADC 采样范围为 0-1.8V，采样精度为 10bit，按键阵列可以通过增减按键并调整分压电阻比例调整输入键值，实现多键输入以满足客户产品需求。设计中建议任意两个按键键值电压差必须大于 250mV



8. 模块自带 RTL8211 1000M 以太网接口, 外围接口部份参考见如下图:

ETHERNET

